

Mehr geht immer - die 4 MB Speichererweiterung für den ZX81

Von Ali Schams und Kai Fischer

Fast auf den Tag genau vor 20 Jahren wurde die erste Sensation im ZX-Team Magazin vorgestellt. Zwanzig Jahre? Zwanzig Jahre - das war im Heft 3/93, Männers wir schreiben inzwischen 2013!

Auf dieser Schaltung von Gotthard Schulz basiert eine Steckkarte für den ZX96 im handlichen Euroformat von 160x100 mm. Diese läßt sich zwar mit relativ wenig Aufwand auch auf 4 MB aufbohren, aber das hat unseren Neuzugang Ali Schams aber nicht davon abhalten können, eine eigene Schaltung zu entwerfen. Mutig wie er ist, hat er auf einen Fädelaufbau verzichtet und gleich die Platine dazu entworfen und fertigen lassen - mit den stolzen Abmessungen von 200 x 200 mm! Das ist knapp dreimal soviel Platinenfläche wie vorher und damit ist alles auch recht luftig bestückt. Warum trotz des doppelseitigen Layouts dennoch reichlich Drahtbrücken verbaut werden müssen, bleibt sein Geheimnis. Ebenso geheim bleibt, wie er ausgerechnet darauf kommt, mir den ersten Aufbau und die Inbetriebnahme anzuvertrauen. Die Platine war bereits zum Treffen 2012 fertig, den Artikel dazu hatte ich aber aus Zeitgründen leider nicht mehr geschafft.

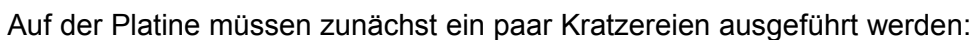
Die Organisation der 4-MB-Karte ist identisch zu 1-MB-Karte. Es werden jeweils 16 kB große Speicherblöcke im Adreßbereich ab 49152 jeweils mit POKE 9 Befehl umgeschaltet. Mit 4 MB ist der POKE ausgereizt, denn das gibt exakt 256 Bänke. Die Schaltung ist im Detail jedoch etwas anders gestrickt, als unsere „alte“ Megabytekarte, insbesondere was die Dekodierung betrifft. Alle nötigen Adreß-, Steuer- und Datenbussignale werden jeweils mit einem 74LS245 gepuffert. An den Ausgängen ist die Bestückung einer Steckleiste möglich, die gepufferten Signale lassen sich hier für zusätzliche Erweiterungen abgreifen. Die Richtungsumschaltung des Datenbuspuffers erfolgt nur mit dem /RD-Signal, dahinter angesteckte Erweiterungen sind damit zunächst nicht HRG-fähig. Das läßt sich aber mit einer kleinen Diodenlogik nachrüsten.

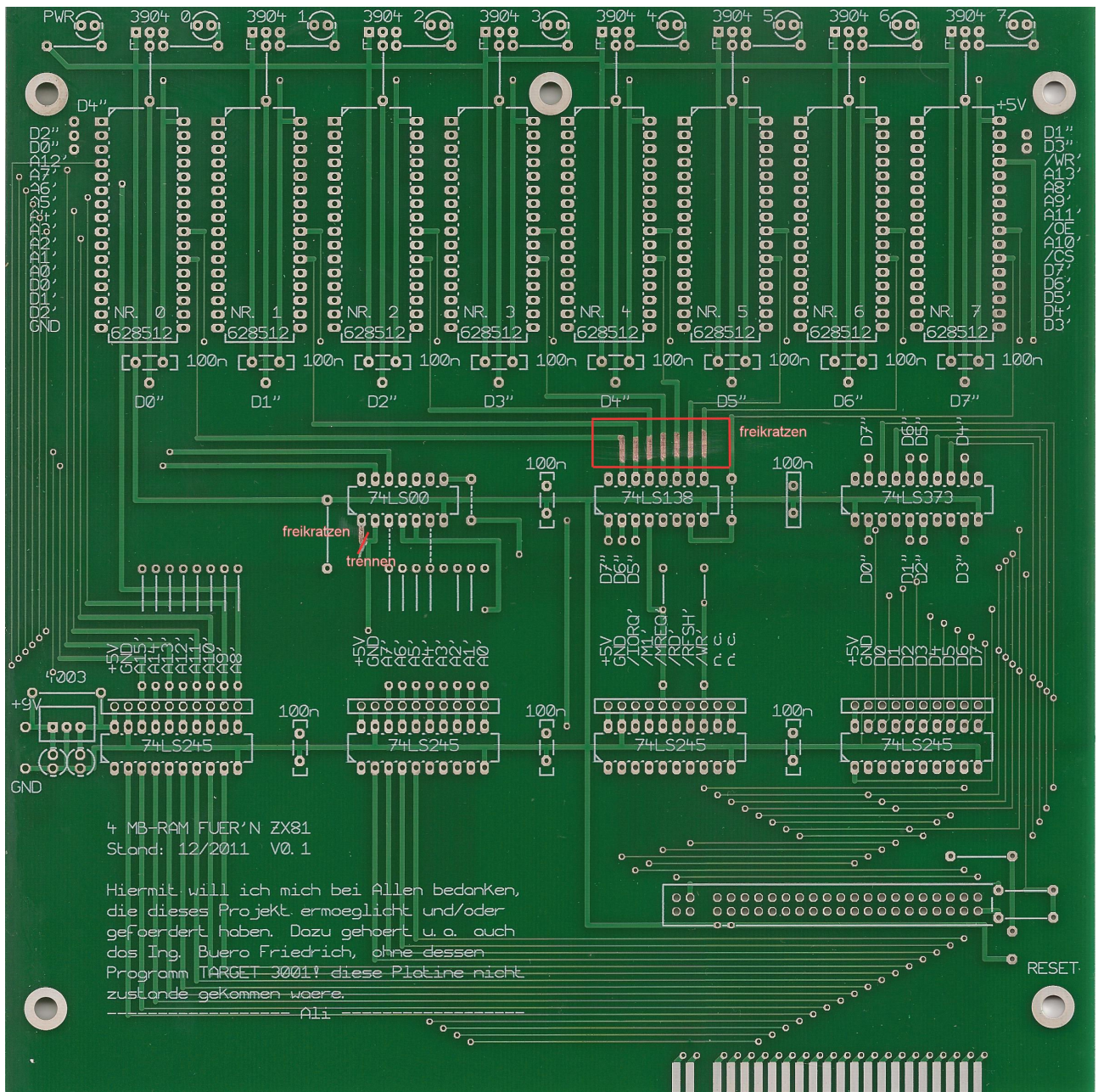
Für die Stromversorgung ist auf der Platine ein eigener 7805-Regler vorgesehen. Ich habe stattdessen die Schaltreglerplatine bestückt, womit auch das sperrige Kühlblech gespart wird. Das 5-Volt-Pin auf dem nach oben zeigenden Erweiterungsstecker hat Verbindung zum ZX-Bus. Diese Verbindung habe ich getrennt und auch die 5-Volt am Stecker mit auf den Schaltregler geführt. Im endgültigen Aufbau steckt hier noch das LCD-IF und damit ist der ZX-interne Regler komplett entlastet. Das gesamte System wird von einem originalen ZX81-Netzteil gespeist, hier sollte man möglichst das kräftigere mit 1200mA Belastbarkeit einsetzen. Aufpassen muß man bei der Nutzung dieses Erweiterungssteckers: hier ist nämlich die obere und untere Pinreihe vertauscht. Für meinen Aufbau war das ideal, weil ich so direkt mit Flachbandkabel und aufgedruckten Steckern eine Verbindung zum LCD-IF herstellen konnte. Man kann jedoch keine ZX96-Karte von oben aufstecken!

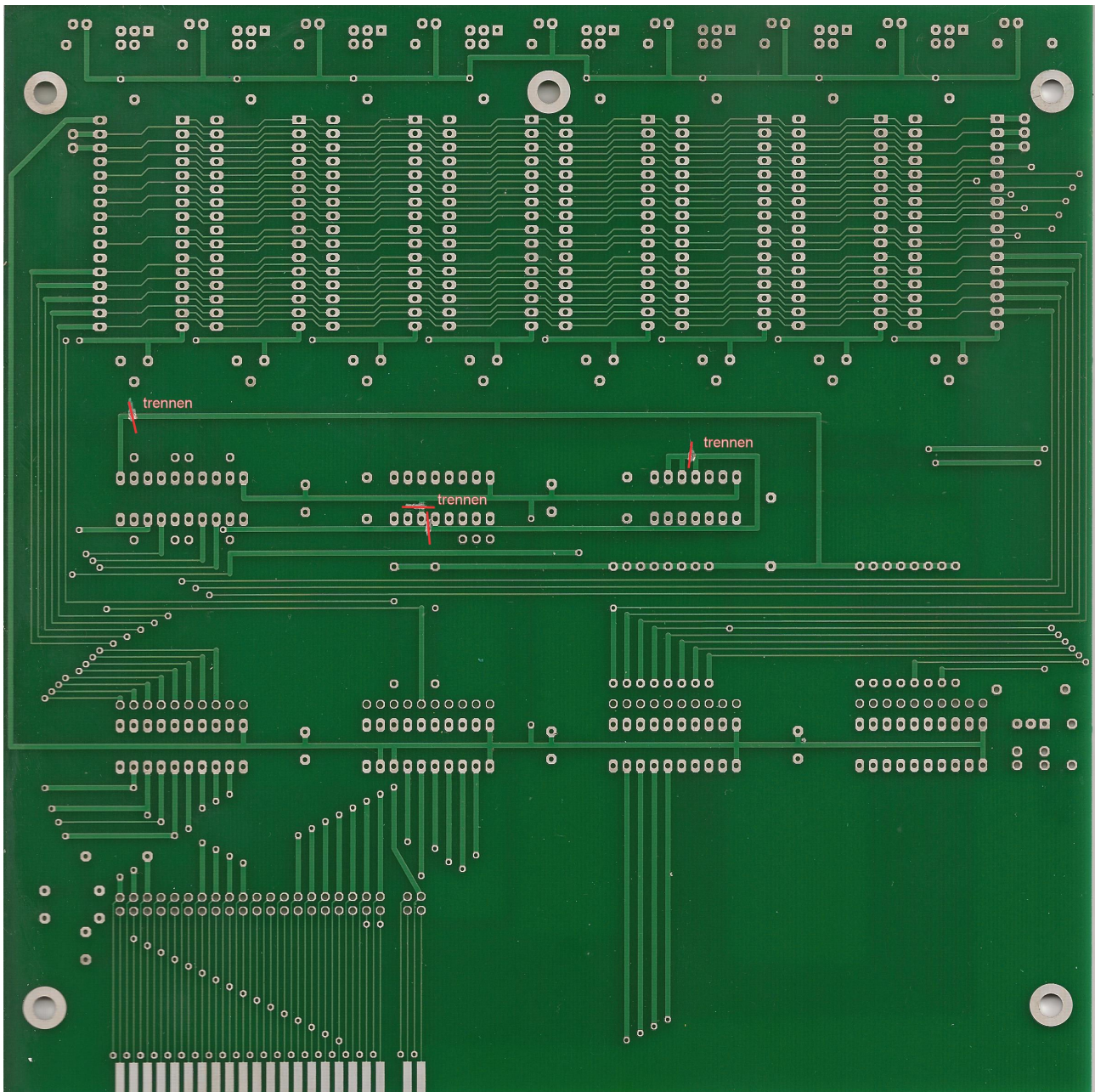
Die Dekodierung des POKE 9 wurde recht rustikal mit einer Diodenlogik gelöst. Anstelle der Ge-Dioden kann hier problemlos die 1N4148 eingesetzt werden. Auch wenn es „Pfennigbeträge“ sind - für eine einzige Ge-Diode bekommt man inzwischen einen ganzen Streifen 1N4148. Die teuren Ge-Dioden braucht man an anderer Stelle der Schaltung noch. Der POKE 9 wird mit einem 74LS373 gespeichert und der Wert optisch schön in binärer Form mit 8 Leuchtdioden angezeigt.

Nach dem Durchsehen des Schaltplans war mir klar, daß zur Inbetriebnahme doch einige Änderungen nötig sein würden. Dazu muß dann leider auf der fertigen Platine etwas herumgekratzt und fliegend verdrahtet werden. Mit den eingestrickten Änderungen funktionierte der Aufbau dann aber fast auf Anhieb. Getreu der alten Regel „wenn's auf Anhieb klappt, dann ist was faul“ offenbarte sich dann eine etwas wacklige Funktion des '373. Mal reagierte er gar nicht auf POKE 9, mal speicherte er den falschen Wert. Der '373 ist ein transparentes Latch. Solang der Takteingang ein H-Signal führt, folgen die Ausgänge den Eingangssignalen. Erst bei L-Signal wird der letzte Stand gehalten. Ich vermutete zuerst Störimpulse auf dem Takteingang, aber der Fehler lag in der Diodenlogik: das 74LS00 Gatter vor dem Takteingang wird mit einem 4,7 k Widerstand auf Masse gezogen und durch die Dioden ein (N)OR Gatter gebildet. Dieser Widerstand ist schon zu groß, um den 74LS00 noch auf einen sauberen L-Pegel zu ziehen.

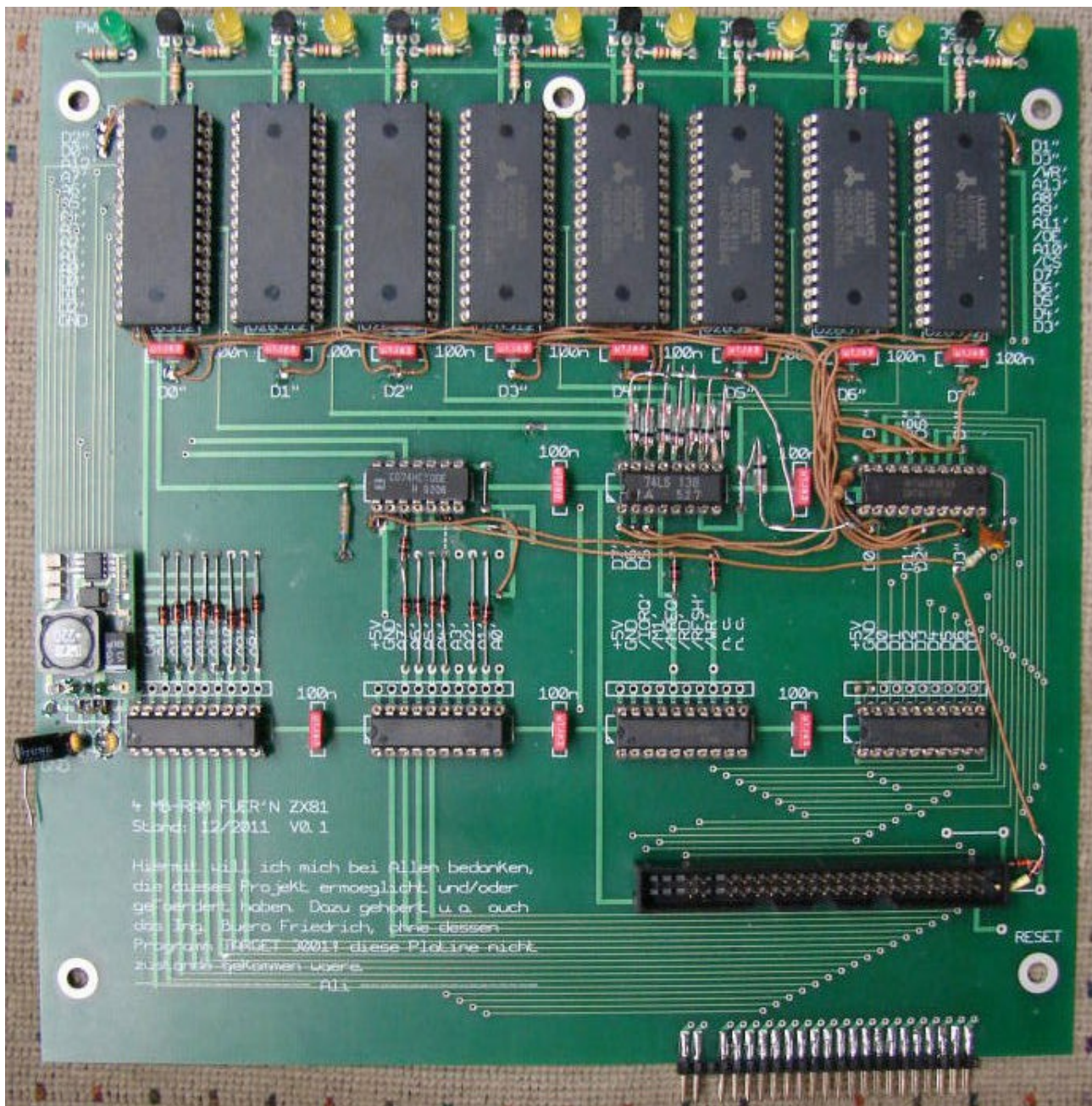
Die im Schaltplan blau eingetragenen Änderungen stammen noch von Ali, die roten Eintragungen stammen von mir:







Der Umfang der frei einzustrickenden Verdrahtung wird auf dem folgenden Foto deutlich (noch mit einem kleinen RC-Glied vor Pin 11 des LS373, kann bei Einsatz des HCT00 entfallen):



Nach dem Aufbau der Platine empfiehlt sich zunächst ein Kurztest mit einem kleinen Basicprogramm, das jede Bank kurz anprüft:

```

10 FOR I = 0 TO 255
20 POKE 9,I
30 POKE 50000,I
40 NEXT I
50 FOR I = 0 TO 255
60 IF PEEK 50000 <> I THEN PRINT I
70 NEXT I

```

Das ausführliche Testprogramm MEMTEST.P hat mir Sigggi schon 2012 in aller Eile gestrickt, es liegt im Forum zum download. Damit werden die gesamten 4 MB durchgeprüft. Ein Schleifendurchlauf ist auch möglich, um sporadische Fehler aufspüren zu können.